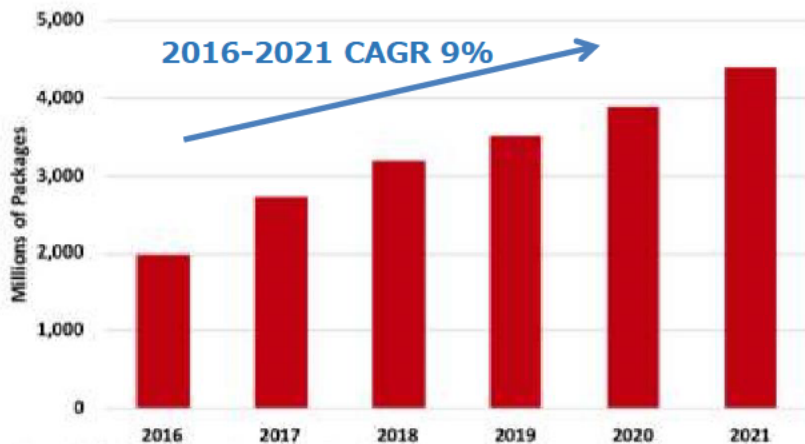


Cuクリップを用いたパワー-QFN パッケージ

Cuクリップを用いたパワー-QFN パッケージ

パワー-QFN 概要

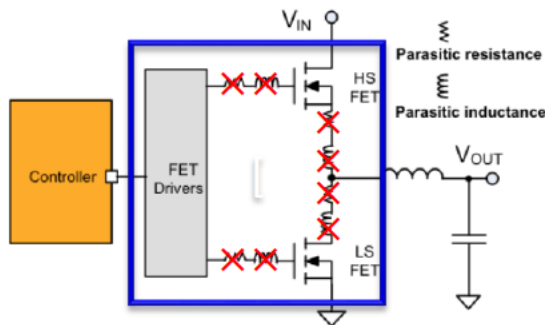
パワー-QFN市場動向



Source : TechSearch International Inc.

ターゲットアプリケーション; 大電流DCDCコンバータ

降圧DCDCコンバータ



要求特性: 低寄生インダクタンス&低抵抗

Cuクリップ製造フローイメージ

(マルチチップでの事例)

1. はんだスクリーン印刷



2. チップ搭載



3. はんだディスペンス塗布



4. クリップ搭載&リフロー&フラックス洗浄



- モールド/バックテープ除去
- モールドキュア
- 標印
- パッケージダイシング
- 特性検査

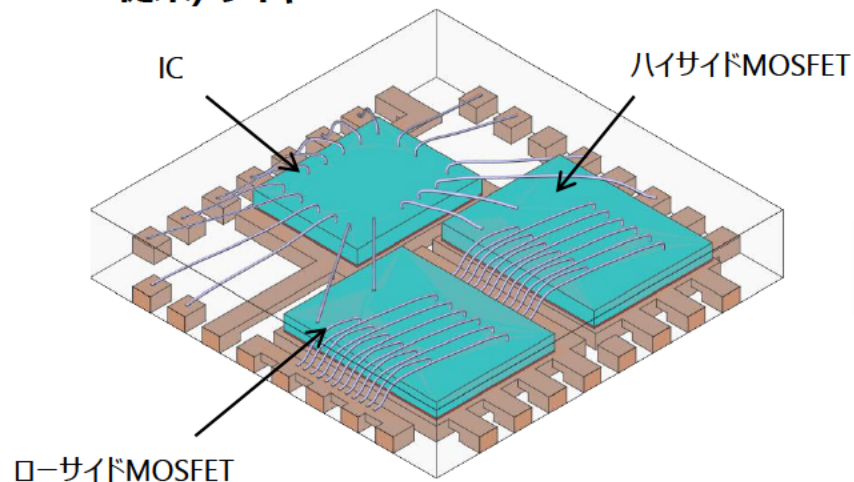
Cuクリップを用いたパワー-QFN パッケージ

検討事例紹介

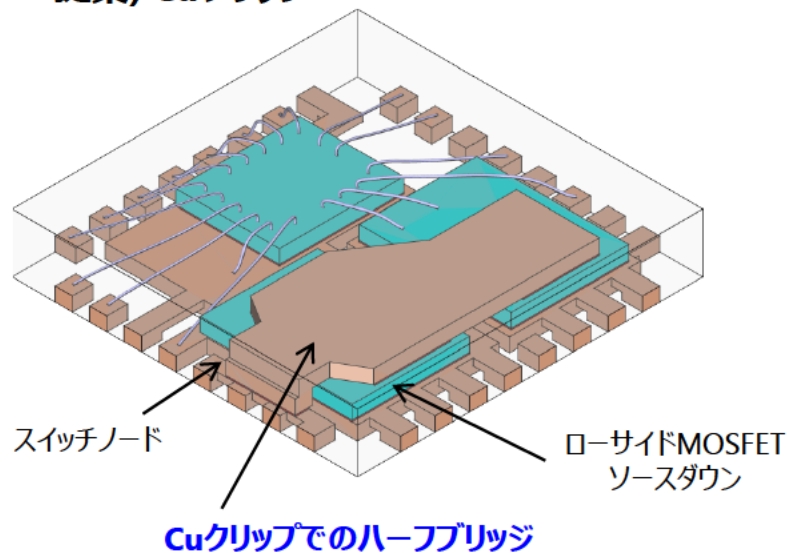
同期整流型降圧DCDCコンバータ

- ・ パッケージ：パワー-QFN
- ・ Chip：IC+MOSFET×2(ハーフブリッジ) 3in1

従来) ワイヤ



提案) Cuクリップ



- ・ハイサイドMOS ; ドレインダウン
- ・ローサイドMOS ; ドレインダウン
- ・ワイヤ ; Pd-Cu $\Phi 30\mu\text{m}$
- ・MOSFET ソースワイヤ12本
※千鳥配線

- ・ MOSFET ワイヤ → Cuクリップ(ハーフブリッジ)
- ・ MOSFET ローサイドソースダウン構造
- ・ スイッチノードの最小化

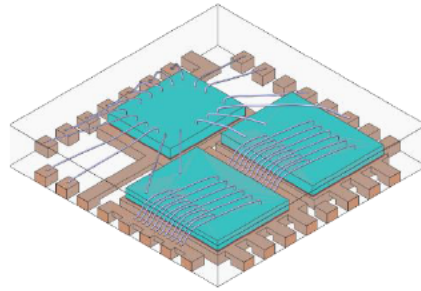
⇒低インダクタンス&低抵抗化

ターゲットアプリケーション
電流値 : 10~30A

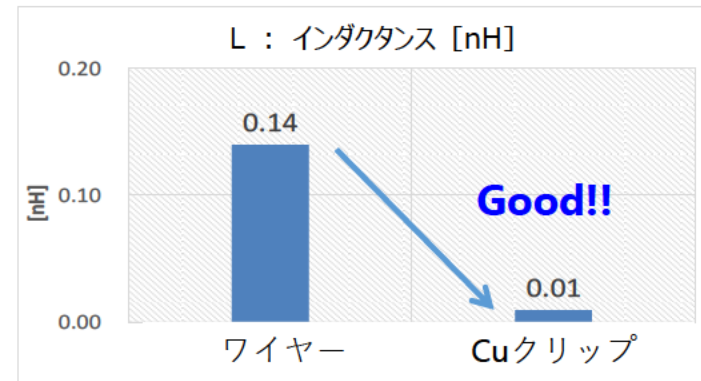
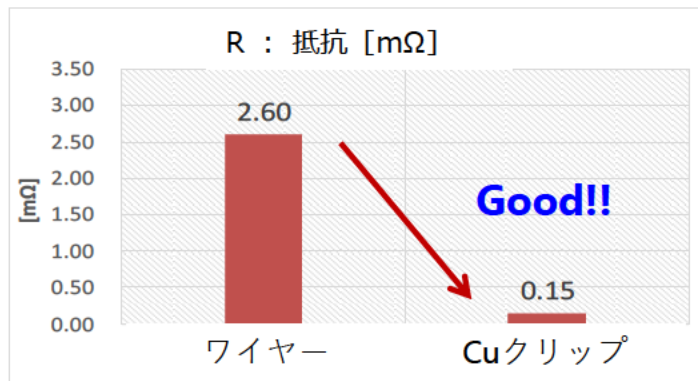
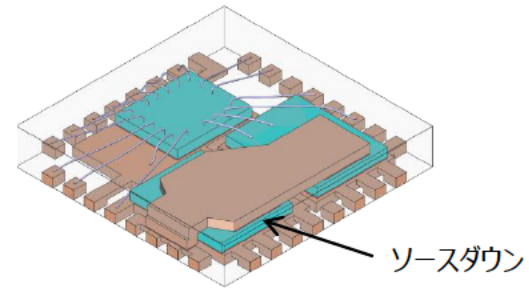
Cuクリップを用いたパワー-QFN パッケージ

電気特性での優位性

ソース ワイヤー接続



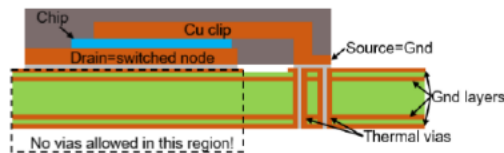
ソース クリップ接続



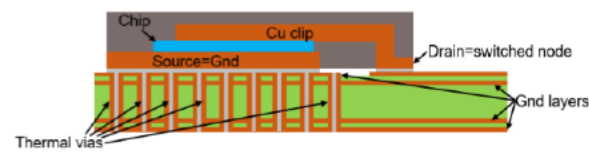
ソースダウン構造の利点

GND電位となるソース電極を大面積基板に直接実装。
低特性損失：放熱・抵抗

通常)ドレインダウン



新)ソースダウン

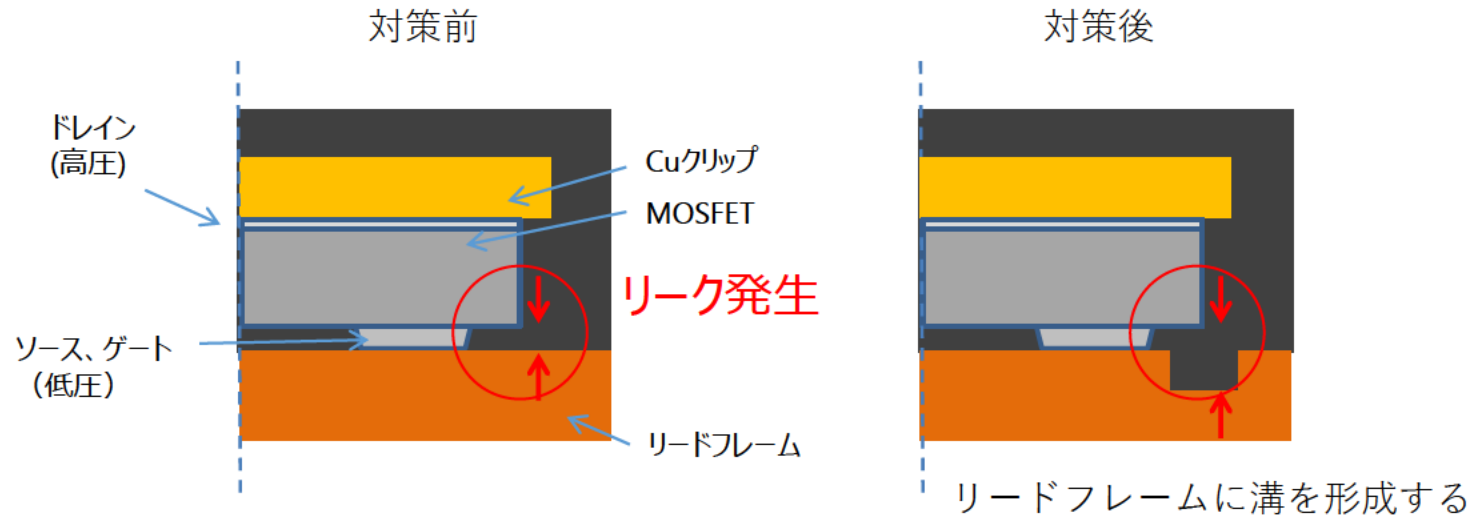


Source : Infineon

Cuクリップを用いたパワー-QFN パッケージ

ソースダウン構造の高圧製品への適用

主にVDS=100V以上の製品向け



課題:

- ・ バンプ接合部の高さ不足により電流リーク発生のリスク有り

解決策:

- ・ エレメント側(高圧)とリード接続側(低圧)に十分な距離を確保する

ATTENTION

本資料には機密情報が含まれておりますので、事前にアオイ電子の書面による承諾がない限り、本資料の内容を開示、複製、配布、またはそれに依拠した行為を固く禁じます。

予めご了承くださいませようお願い申し上げます。